

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-335781

(43)Date of publication of application : 17.12.1996

(51)Int.Cl.

H05K 3/46

H05K 3/34

(21)Application number : 07-139501

(71)Applicant : IBIDEN CO LTD

(22)Date of filing : 06.06.1995

(72)Inventor : ASAI MOTOO
KAWADE MASAHIITO

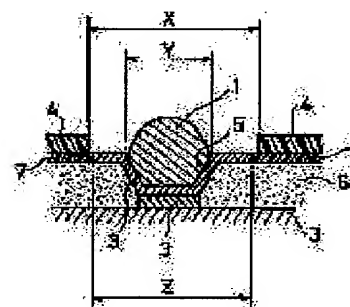
(54) MULTILAYER PRINTED WIRING BOARD

(57)Abstract:

PURPOSE: To increase the wiring density by aligning the position for forming solder bump with the position of via hole thereby shortening the wiring length.

CONSTITUTION: The position for forming a solder bump 1 is aligned with the position of via hole 5. More specifically, the solder bump 1 fills the via hole 5 made in the mounting surface and covers directly above the via hole 5. Since additional wiring from the via hole 5 is not required for the pad forming the solder bump, the wiring length can be shortened and the wiring density can be increased. Furthermore, the opening diameter X of solder resist 4 can be set larger than the opening diameter Y of via hole 5 when such structure is employed.

Consequently, the requirements of the resist 4, e.g. resolution, an film thickness, are relaxed and the selection width of the solder resist 4 is widened.



LEGAL STATUS

[Date of request for examination] 09.10.1998

[Date of sending the examiner's decision of rejection] 16.01.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] 2001-001845

[Date of requesting appeal against examiner's decision of rejection] 13.02.2001

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-335781

(43) 公開日 平成8年(1996)12月17日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K 3/46		6921-4E	H 0 5 K 3/46	N
		6921-4E		Q
3/34	5 0 1	7128-4E	3/34	5 0 1 D

審査請求 未請求 請求項の数4 O L (全 6 頁)

(21) 出願番号 特願平7-139501

(71) 出願人 000000158

イビデン株式会社

岐阜県大垣市神田町2丁目1番地

(22) 出願日 平成7年(1995)6月6日

(72) 発明者 浅井 元雄

岐阜県揖斐郡揖斐川町北方1の1 イビ
デン株式会社大垣北工場内

(72) 発明者 川出 雅人

岐阜県揖斐郡揖斐川町北方1の1 イビ
デン株式会社大垣北工場内

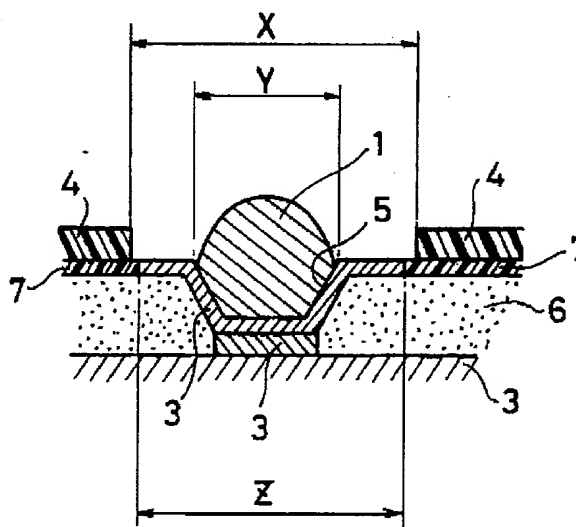
(74) 代理人 弁理士 小川 順三 (外1名)

(54) 【発明の名称】 多層プリント配線板

(57) 【要約】

【目的】 配線密度の低下を招くことなく、部品実装用のはんだバンプを供給してなる新たな構成の多層プリント配線板を提供すること。

【構成】 実装表面にはんだバンプ1を形成して導体等の接続を行う多層プリント配線板において、前記はんだバンプ1の形成位置をパイアホール5の位置に一致させて設けたことを特徴とする多層プリント配線板である。



1

【特許請求の範囲】

【請求項1】 実装表面にはんだバンプを形成して導体等の接続を行う多層プリント配線板において、前記はんだバンプ形成位置をパイアホール5の位置に一致させて設けたことを特徴とする多層プリント配線板。

【請求項2】 前記はんだバンプは、実装表面のパイアホール内に充填すると共にその直上を覆うように形成したことを特徴とする請求項1に記載の多層プリント配線板。

【請求項3】 はんだバンプを形成するパイアホール5の開口径を50 μ m～220 μ mの大きさとしたことを特徴とする請求項1に記載の多層プリント配線板。

【請求項4】 はんだバンプを形成するパイアホール5のランド径を80～300 μ mの大きさとしたことを特徴とする請求項1に記載の多層プリント配線板。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、多層プリント配線板に関し、特に電氣的接続のために用いられるはんだバンプの形成位置に特徴を有する多層プリント配線板について20の提案である。

【0002】

【従来の技術】 一般に、プリント配線板と実装用電子部品（チップ）との電氣的接続は、ワイヤーボンディングやフリップチップなどの手法が広く採用されている。このうち上記ワイヤーボンディングは、微細な金ワイヤーによってはんだ付けすることによって配線基板とチップを結線する方法であり、一方、上記フリップチップは、配線基板に設けた表面実装用パッド上にはんだバンプを配設し、このバンプとチップを接合する方法である。30

【0003】 さて、電子機器は常に機能の高度化が要求されて今日に至っており、最近では、特に移動用、携帯用電子機器の分野において、超小型、薄型、軽量化の傾向が一層強くなってきている。そのため、上述した従来のワイヤーボンディングによる電氣的な接続技術では、より高密度な部品実装への対応が困難であった。これに対し、はんだバンプを用いた上記の接続技術によれば、高密度実装への対応がより容易であったが、この技術にも以下のような欠点があった。

【0004】 即ち、図1に示すように、はんだバンプ1を用いる接続技術では、基板の実装表面に実装用パッド2を含む導体回路3を形成したのち、実装用パッド2上にソルダーレジスト4を介してはんだバンプ1を設け、その後、このはんだバンプ1をリフロー処理することにより図示していない電子部品との接続を果す。このときに重要なことは、実装表面に存在するパイアホール5や貫通スルーホールはソルダーレジスト4にて完全閉塞しておく必要がある。しかし、これの完全な閉塞は実現が極めて難しく、気泡や未充填部分等の欠陥が残るという欠点があった。こうした欠陥は、熱衝撃によるクラックの40

2

発生や断線等を引き起こして、ひいては接続信頼性の低下を招くことになる。なお、従来、上記欠点を解消するための方法が多く提案されているが、複雑な工程を必要としたりして、十分に満足できるものではなかった。

【0005】 しかも、実装用パッド2上にソルダーレジスト4を介してはんだバンプ1を形成するに当たっては、はんだの流出やはんだブリッジ等の不良を回避するために、実装用パッド2とソルダーレジスト4との間に段差を設ける必要があり、ソルダーレジスト4の厚みは解像度が許す限り厚い方が望ましくなるのであるが、高密度実装によって実装用パッド2が小さくなると、該パッド2へのはんだの供給が極めて難しく、小径パッドへのはんだバンプ1の形成は困難であるという欠点があった。

【0006】 さらに、高密度化に対応した多層プリント配線板では、パイアホール5からはんだバンプ形成用パッドを新たに配線して接続するのが一般的であり、配線長が長くなって配線密度が低下するといった欠点があった。

【0007】

【発明が解決しようとする課題】 本発明の目的は、はんだバンプを用いる部品接続における上述した欠点を解消することにより、特に、配線密度の低下を招くことなく、部品実装用のはんだバンプを供給してなる新たな構成の多層プリント配線板を提供することにある。

【0008】

【課題を解決するための手段】 発明者らは、上記目的の実現に向け鋭意研究した結果、部品接続用パッドを配線せずに、はんだバンプをパイアホール5の位置に一致させて形成する構成を新たに見出し、以下に示すような内容を要旨構成とする多層プリント配線板を完成するに至った。

【0009】 すなわち、上記の課題を解決するために、本発明にかかる多層プリント配線板は、実装表面にはんだバンプを形成して導体等の接続を行う多層プリント配線板において、前記はんだバンプ形成位置をパイアホール5の位置に一致させて設けたことを特徴とする多層プリント配線板であり、前記はんだバンプは、実装表面のパイアホール内に充填すると共にその直上を覆うように形成してなる構成とすることが望ましい。そして、上記多層プリント配線板において、はんだバンプを形成するパイアホール5の開口径は50 μ m～220 μ mの大きさとする50

【0010】

【作用】 以下に、本発明にかかる多層プリント配線板を図2に基づいて説明する。本発明にかかる多層プリント配線板の第1の特徴は、はんだバンプ1の形成位置をパ

パイホール5の位置に一致させて設けた点にあり、とくに実装表面のパイホール5内にはんだバンプ1を充填すると共にその直上を覆うように形成してなる構成にある。このような構成とすることにより、はんだバンプ形成用のパッドをパイホール5から新たに配線する必要がなくなり、配線長を短くできるから、配線密度の向上を図ることができる。また、このような構成を採用することにより、

①、ソルダーレジスト4の開口径Xを、パイホール5の開口径Yよりも大きく設定することになるから、そのレジスト4に要求される解像度や膜厚等の条件が緩和され、ソルダーレジスト4の選択幅が広がる。

②、はんだの供給に際し、はんだ転写法では、転写板にはんだパターンを形成するための解像度の制約が緩和され、また、クリーム印刷法では、メタルマスク等のマスク形成時の解像度の制約が緩和され、はんだ供給方法の条件が緩やかになる。

【0011】本発明にかかる多層プリント配線板の第2の特徴は、パイホール5の孔内を、はんだバンプ1によって完全に充填できる点にある。このような構成とすることにより、ソルダーレジスト4等をパイホール5内に充填する必要がなくなり、その充填の際に問題となった、気泡や未充填部分等の欠陥が残るという欠点を解消することができる。これは、はんだが溶融によってパイホール5内に均一に完全充填されるためである。しかも、パイホール5内が完全に充填されているので、電気的な接続信頼性にも優れる。

【0012】このような本発明にかかる多層プリント配線板において、パイホール5の開口径Yは50～220 μ mとすることが望ましい。この理由は、パイホール5の開口径Yが50 μ mより小さいと、はんだバンプ1の大きさが小さく制限され、部品との電気的な接続信頼性が悪くなる上に、パイホール4とその下層導体3との接触面積が小さくなり、内層回路との電気的な接続信頼性も悪くなる。一方、パイホール5の開口径Yが220 μ mを超えると、はんだバンプ1が大きすぎて接続される部品側でブリッジ等の不良が生じやすく、またフリップチップのピッチにも対応しにくくなる上に、配線密度の向上という効果が得られにくいからである。

【0013】また、本発明にかかる多層プリント配線板において、パイホール5のランド径Zは、80～300 μ mとすることが望ましい。この理由は、パイホール5の開口径が小さくなればはんだの供給量が少なくて済むが、ランド径Zが80 μ mより小さいと、はんだバンプ1を、パイホール5内に完全に充填すると共にソルダーレジスト4よりも高くなるように形成することができない。一方、ランド径Zが300 μ mを超えると、逆に

実装点数は変化しないのに、はんだバンプ1が大きくなった分の実装面積が減少するために生じる。

【0014】次に、本発明にかかる多層プリント配線板の製造方法を図3に基づいて説明する。代表的な方法として、

(1) まず、実装表面にパイホール5を含む導体回路を形成した多層プリント配線板を所定の方法により製造する(図3(1)参照)。この際、導体回路には従来のようなはんだバンプ形成用のパッドは配線しない。

(2) 次に、前記(1)で形成した導体回路上に、パイホール部を開口させたソルダーレジスト4を露光現像等により形成し、パイホール5の上記開口径Yよりも大きい開口部をもつはんだバンプ形成部を、そのパイホール部に一致させて設ける(図3(2)参照)。

(3) そして、パイホール5内にはんだボールを供給し、リフロー処理を施して、溶融はんだが該パイホール5内を完全に充填するようにしてはんだバンプ1を形成し、多層プリント配線板とする(図3(3)参照)。

【0015】

【実施例】

(実施例1)

(1) 所定の方法によって内層回路を形成した基板上に、絶縁性樹脂を塗布し、次いで露光し、現像して、硬化することにより、パイホール5形成用の非貫通孔を設けた絶縁層6を形成した。

(2) 次に、絶縁層6表面をクロム酸で処理することにより粗化し、触媒付与したのち、パイホール5およびそのランドを含む導体部分を開口してなるめっきレジスト7を形成し、その後、15 μ mの無電解銅めっきを施した。この時のパイホール5の開口径Yは120 μ mであり、パイホール5のランド部分の直径Zは190 μ mであった。

(3) そして、メタルマスクを用いてクリームはんだをドクターバーにより印刷し、次いで、メタルマスクを除去したのちリフローすることによりはんだの供給を行う、印刷法により、はんだバンプ1を形成し、多層プリント配線板を製造した。

【0016】(実施例2)

(1) 所定の方法によって内層回路を形成した基板上に、絶縁性樹脂を塗布、硬化して絶縁層6を形成し、次いで、その絶縁層6には、開口径Yが100 μ mのパイホール5形成用の非貫通孔を、レーザーを用いて設けた。

(2) 次に、絶縁層6表面をクロム酸で処理することにより粗化し、触媒付与したのち、パイホール5およびそのランドを含む導体部分を開口してなるめっきレジスト7を形成し、その後、15 μ mの無電解銅めっきを施した。この時のパイホール5のランド部分の直径Zは150 μ mであった。

(3) そして、対応するパターンを有するはんだシートを用い、位置を合わせたのちリフローすることによりは

5

だの供給を行う、はんだ転写法により、はんだパンプ1を形成し、多層プリント配線板を製造した。なお、この時のはんだシートの膜厚は35 μ m、パターン直径は120 μ mとし、はんだのリフローは245℃で行った。

【0017】(比較例1)

(1) 所定の方法によって内層回路を形成した基板上に、絶縁性樹脂を塗布し、次いで露光し、現像し、硬化することにより、バイアホール5形成用の非貫通孔および実装用平面形状パッドのための開口を設けた絶縁層6を形成した。

(2) 次に、絶縁層6表面をクロム酸で処理することにより粗化し、触媒付与したのち、実装用パッド2を含む導体部分を開口してなるめっきレジスト7を形成し、その後、15 μ mの無電解銅めっきを施した。この時のパッド径は、200 μ mであった。

(3) そして、ソルダーレジスト4を実装用パッド部分を開口して形成し、印刷法によりはんだの供給を行って、はんだパンプ1を形成し、多層プリント配線板を製造した。

【0018】(比較例2)

(1) 所定の方法によって内層回路を形成した基板上に、絶縁性樹脂を塗布し、次いで露光し、現像し、硬化することにより、バイアホール5形成用の非貫通孔を設けた絶縁層6を形成した。

(2) 次に、絶縁層6表面をクロム酸で処理することにより粗化し、触媒付与したのち、バイアホール5およびそのランドを含む導体部分を開口してなるめっきレジスト7を形成し、その後、15 μ mの無電解銅めっきを施した。この時のバイアホール5の開口径Yは100 μ mであり、バイアホール5のランド部分の直径Zは330 μ mであった。

(3) そして、実施例1と同様に、メタルマスクを用いてクリームはんだをドクターバーにより印刷し、次いで、メタルマスクを除去したのちリフローすることによりはんだの供給を行う、印刷法により、はんだパンプ1を形成し、多層プリント配線板を製造した。

【0019】(比較例3)

(1) 所定の方法によって内層回路を形成した基板上に、絶縁性樹脂を塗布し、次いで露光し、現像し、硬化することにより、バイアホール5形成用の非貫通孔を設けた絶縁層6を形成した。

(2) 次に、絶縁層6表面をクロム酸で処理することにより粗化し、触媒付与したのち、バイアホール5およびそのランドを含む導体部分を開口してなるめっきレジスト7を形成し、その後、15 μ mの無電解銅めっきを施した。この時のバイアホール5の開口径Yは50 μ mであり、バイアホール5のランド部分の直径Zは70 μ mであった。

(3) そして実施例1と同様に、メタルマスクを用いてクリームはんだをドクターバーにより印刷し、次いで、メ

6

タルマスクを除去したのちリフローすることによりはんだの供給を行う、印刷法により、はんだパンプ1を形成し、多層プリント配線板を製造した。

【0020】(比較例4)

(1) 所定の方法によって内層回路を形成した基板上に、絶縁性樹脂を塗布し、次いで露光し、現像し、硬化することにより、バイアホール5形成用の非貫通孔を設けた絶縁層6を形成した。

(2) 次に、絶縁層6表面をクロム酸で処理することにより粗化し、触媒付与したのち、バイアホール5およびそのランドを含む導体部分を開口してなるめっきレジスト7を形成し、その後、15 μ mの無電解銅めっきを施した。この時のバイアホール5の開口径Yは250 μ mであり、バイアホール5のランド部分の直径Zは300 μ mであった。

(3) そして実施例1と同様に、メタルマスクを用いてクリームはんだをドクターバーにより印刷し、次いで、メタルマスクを除去したのちリフローすることによりはんだの供給を行う、印刷法により、はんだパンプ1を形成し、多層プリント配線板を製造した。

【0021】(比較例5)

(1) 所定の方法によって内層回路を形成した基板上に、絶縁性樹脂を塗布し、次いで露光し、現像し、硬化することにより、バイアホール5形成用の非貫通孔を設けた絶縁層6を形成した。

(2) 次に、絶縁層6表面をクロム酸で処理することにより粗化し、触媒付与したのち、バイアホール5およびそのランドを含む導体部分を開口してなるめっきレジスト7を形成し、その後、15 μ mの無電解銅めっきを施した。この時のバイアホール5の開口径Yは30 μ mであり、バイアホール5のランド部分の直径Zは80 μ mであった。

(3) そして実施例1と同様に、メタルマスクを用いてクリームはんだをドクターバーにより印刷し、次いで、メタルマスクを除去したのちリフローすることによりはんだの供給を行う、印刷法により、はんだパンプ1を形成し、多層プリント配線板を製造した。

【0022】このようにして製造した多層プリント配線板に関し、バイアホール5の断面観察、耐冷熱衝撃試験、実装点数の評価および接続信頼性の評価を行った。その結果を表1に示す。この表に示す結果から明らかに、本発明にかかる多層プリント配線板は、より高密度の実装が可能であり、バイアホール5内に気泡の発生はなく、耐冷熱衝撃性や接続信頼性に優れる。これに対し、比較例1に示すような、バイアホール5から実装用パッド2を配線してはんだパンプ1を形成してなる従来の多層プリント配線板では、バイアホール5内に充填した樹脂に気泡が存在するために、耐冷熱衝撃試験においてクラックが発生しやすく、部品との接続信頼性の悪化を招いた。しかも実装用パッド2を配線することか

ら、実施例1および実施例2に比べて配線密度が低くなり、実装密度（実装点数）の高密度化が図れない。また、比較例2～4に示すような、パイアホール5の開口径Yやランド径Zが本発明の好適範囲を逸脱した多層プリント配線板では、実装密度（実装点数）および部品との接続信頼性のいずれか少なくとも一方が、実施例1および実施例2の配線板に比べて劣ることが確認できた。即ち、比較例2や比較例4のようにパイアホール5の開口径Yやランド径Zが大きいと、配線密度が低く、形成するはんだパンプ1が大きいために、実装密度（実装点*10

*数）の高密度化が図れない。一方、比較例3や比較例5のようにパイアホールの開口径Yやランド径Zが小さいと、パイアホール5内に充填されてもソルダーレジスト4よりも高くパンプ1が形成できないために、部品との電気的な接続信頼性が確保できない。なお、パイアホール5の開口径Yが小さいと、パイアホール5とその下層導体3との電気的な接続信頼性も悪かった。

【0023】

【表1】

		*1 パイ / ランド	*2 耐冷熱衝撃試験	*3 パイホール断面SEM 観察結果	*3 実装点数	*4 接続信頼性
実施例	1	120/190	1000サイクル以上	気泡無し	10	3.5×10^4
	2	100/150	1000サイクル以上	気泡無し	11	3.4×10^4
比較例	1	パッド実装	500サイクル	気泡有り	5	3.1×10^4
	2	100/330	1000サイクル以上	気泡無し	7	3.5×10^4
	3	50/70	1000サイクル以上	気泡無し	14	5.2×10^4
	4	250/300	1000サイクル以上	気泡無し	7	1.3×10^4
	5	30/80	1000サイクル以上	気泡無し	13	7.4×10^4

*1 パイ / ランド : パイアホールの開口径 (μm) / ランド径 (μm)

*2 耐冷熱衝撃試験 : -65℃→125℃のサイクル試験における、パイアホール部分のクラック発生時期を示す。

*3 実装点数 : パンプ形状 (大きさ) における相対的な単位面積当たりのパンプの実装可能点数を示す。

但し、各パンプ間は全て一定とし、実施例1を10とする。

*4 接続信頼性 : -65℃→125℃ (耐冷熱衝撃試験) の300サイクル終了後に測定した実装部分の抵抗値 (Ω) で示す。

【0024】

【発明の効果】以上説明したように本発明によれば、以下の効果を奏する。

(1) 本発明の多層プリント配線板は、はんだパンプの形成位置をパイアホールの位置に一致させて設けているので、パンプ形成用のパッドを新たに配線する必要がなくなり、配線長を短くできるから、配線密度の向上を図ることができる。これにより、基板の軽薄短小化に容易に対応できる。

(2) 本発明の多層プリント配線板は、はんだパンプを、実装表面のパイアホール内に充填すると共にその直上を覆うように形成しているのので、ソルダーレジストの開口径をパイアホールの開口径よりも大きく設定することになるから、そのレジストに要求される解像度や膜厚等の条件が緩和され、ソルダーレジストの選択幅が広い。しかも、はんだ供給方法の条件も緩やかであり、歩留りの向上、低コスト化に有効である。

(3) 本発明の多層プリント配線板は、はんだパンプをパイアホールの孔内に完全に充填できる構成にあるので、ソルダーレジスト等をパイアホール内に充填する必要がなくなり、その充填の際に問題となった、気泡や未充填部分等の欠陥が残るという欠点を解消することができる。しかも、パイアホール内が完全に充填されるので、

電気的な接続信頼性にも優れる。

(4) 本発明の多層プリント配線板は、はんだパンプをパイアホールの凹部に充填しており、そのはんだ量が従来の実装用パッド上に形成した同径のはんだパンプに比べて多いので、電子部品を実装する際にはその実装信頼性が向上し、特にDIP等のピンを有する電子部品においては、前記凹部にピンが挿入してアライメントしやすくなるといった効果が得られる。

【図面の簡単な説明】

【図1】従来の多層プリント配線板におけるはんだパンプの形成状態を示す部分拡大図である。

【図2】本発明の多層プリント配線板におけるはんだパンプの形成状態を示す部分拡大図である。

【図3】本発明にかかる多層プリント配線板の製造方法を示す一工程図である。

【符号の説明】

- 1 はんだパンプ
- 2 実装用パッド
- 3 導体 (回路)
- 4 ソルダーレジスト
- 5 パイアホール
- 6 絶縁層
- 7 めっきレジスト

9

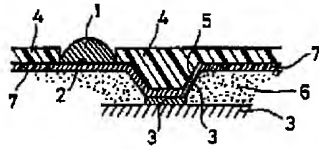
10

X ソルダーレジストの開口径

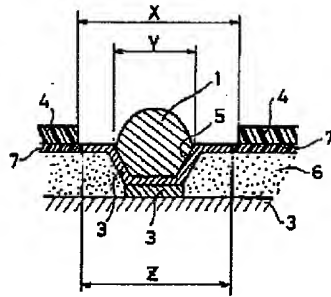
Z パイアホールのランド径

Y パイアホールの開口径

【図1】



【図2】



【図3】

